

# BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-089595

(43)Date of publication of application : 04.04.1989

(51)Int.Cl.

H05K 3/46

(21)Application number : 62-247128

(71)Applicant : HITACHI CHEM CO LTD

(22)Date of filing : 30.09.1987

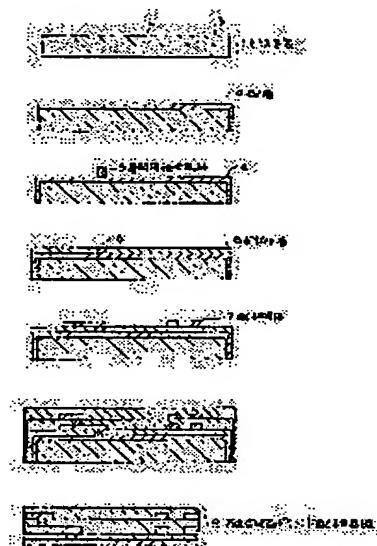
(72)Inventor : KIDA AKINARI  
FUKUTOMI NAOKI  
TSUBOMATSU YOSHIKI

### (54) MANUFACTURE OF WIRING BOARD

#### (57)Abstract:

**PURPOSE:** To enable a support substrate to be peeled off easily, making the outer periphery and/or side wall of the support substrate vitreous at least in the surface rough, and the other part smooth, by providing the support substrate with a copper layer, and by forming thereon a multilayer wiring consisting of wiring conductor and insulating resin such as polyimide.

**CONSTITUTION:** The side wall and the substrate end of a glass substrate 1 having a smooth surface 2 are made rough 3 with a rotary whetstone. Next, a copper layer 4 is formed on the surface of the glass substrate and on the side wall. A resist layer is formed on the surface of the copper layer 4 and turned into a resist pattern by exposure and development, and a part free of resist is plated with copper; then, the resist is peeled off to form an interlayer connection metal column 5. After a polyimide layer 6 is provided, the polyimide is flattened to allow the interlayer connection metal column 5 to be exposed, resulting in formation of wiring conductor 7. Such steps are repeated required times to allow a multilayer structure. Then, a part finally forming the product is peeled off from the glass substrate, thus obtaining a multilayer wiring board 8.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭64-89595

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)4月4日

H 05 K 3/48

G-7342-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 配線板の製造法

⑯ 特 願 昭62-247128

⑰ 出 願 昭62(1987)9月30日

⑱ 発 明 者 木 田 明 成 茨城県下館市大字小川1500番地 日立化成工業株式会社下館研究所内  
⑲ 発 明 者 福 富 直 樹 茨城県筑波郡筑波町和台48番地 日立化成工業株式会社筑波開発研究所内  
⑳ 発 明 者 坪 松 良 明 茨城県筑波郡筑波町和台48番地 日立化成工業株式会社筑波開発研究所内  
㉑ 出 願 人 日立化成工業株式会社 東京都新宿区西新宿2丁目1番1号  
㉒ 代 理 人 弁理士 廣 瀬 章

明 細 書

1. 発明の名称

配線板の製造法

2. 特許請求の範囲

1. 少なくとも表面がガラス質である保持基板上の外周部及び/又は側端面を粗面に、他の部分は平滑面に構成し、保持基板上に、銅層を設け、その上に配線導体と絶縁樹脂より成る多層配線を形成し、保持基板を剝離して得られる多層配線基板と他の配線基板とを積層一体化し、更に必要な回路形成加工を行うことを特徴とする配線板の製造法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は配線板、特にチップオンボード化に適した高密度配線板の製造法に関する。

(従来の技術)

LSIチップの高集積化、高速化に伴ない配線板にも高密度配線や低誘電率化等の要求が強くなり現われている。特に最近ではチップ～チップ間の配

線長を短縮する目的で裸のチップを直接基板に搭載するチップオンボード化が望まれている。安価で、量産性の高いプラスチック製のチップオンボード化に適した配線板の製造法としては、SUS板等の保持基板上に銅層を設け、その上に配線導体とポリイミド等の耐熱樹脂よりなる多層配線を形成した後、保持基板を剝離して得られる多層配線基板と他の一般の積層板を基板した配線板基板とを積層一体化した後、必要な回路形成加工を行う方法がある。

この方法によれば、真空蒸着やスパッタで必要となる真空中(減圧下)において材料(積層板)からの放出ガスがないため、配線導体を容易に形成でき、高密度な配線板が製造できる。

(発明が解決しようとする問題点)

しかし、この配線板の製造法において、次の問題点がある。保持基板にSUS板を使用し、この表面に銅層を設け、この上に必要な配線を形成し、ポリイミド樹脂を塗布、硬化する工程において、ポリイミド樹脂の硬化温度が通常300～400

であるため、SUS板上の銅がポリイミド硬化時に熱拡散し、SUS板と銅の密着力が高くなる。このため多層配線形成後、SUS板と銅層界面を容易に分離できないことがあった。

本発明は、保持基板上に銅層を設け、その上に配線導体とポリイミド等の耐熱樹脂よりなる多層配線を形成した後、容易に保持基板を剝離することができる配線板の製造法を提供するものである。(問題点を解決するための手段)

本発明は、少なくとも表面がガラス質である保持基板の外周部及び／又は側壁面を粗面に、他の部分は平滑面に構成し、保持基板上に、銅層を設け、その上に配線導体とポリイミド等の絶縁樹脂より成る多層配線を形成した後、保持基板を剝離して得られる多層配線基板と他の配線基板とを積層一体化した後、必要な回路形成加工を行うものである。

少なくとも表面ガラス質である保持基板としては、ガラス基板、ガラス質を表面に形成した基板がある。

サンドブラスト処理を行う方法がある。物理的手法には所望部分以外にレジストを形成し、フッ素系ガスあるいは塩素系ガスによるイオンエッチング法がある。化学的手法には所望部分以外にレジストを形成し、フッ酸等によるウエットエッチングを行う方法がある。

以下図面に基いて本発明の一実施例について説明する。

第1図において、平滑面2を有するガラス基板1の側壁および最終的に製品とならない基板端部(外周部)に回転砥石で凸凹面3を形成する。

次にガラス基板表面および側壁に真空抵抗加熱蒸着法、電子ビーム蒸着法、スパッタ法、無電解めっき法等により第2図のように、銅層4を形成する。この際必要であれば、電気めっきを併用してもよい。次に銅層4の表面に感光性レジストフィルムをラミネートする方法又は液状の感光性レジストを塗布後、乾燥すること等により、レジスト層を形成し、露光、現像することによりレジストパターンを形成し、電気めっきあるいは無

ガラス基板としてはソーダ石灰ガラス、鉛アルカリガラス、硼珪酸ガラス、バリウム硼珪酸ガラス、アルミノ珪酸ガラス、96%珪酸ガラス、石英ガラス等が使用できる。

ガラス質を表面に形成した基板としては、鉄、鉄合金、アルミニウム、アルミニウム合金、銅、銅合金、ニッケル、ニッケル合金、クロム、クロム合金、セラミックス等の基板表面に、ソーダ石灰ガラス、鉛アルカリガラス、硼珪酸ガラス、バリウム珪酸ガラス、アルミノ珪酸ガラス、96%珪酸ガラス、石英ガラスをコーティングしたものが使用できる。

ガラス基板または、保持基板上に形成するガラス質の表面平滑性は、通常のガラス製造工程に使用されているフロート法やフェュージョン法で達成される。また保持基板の外周部及び／又は側壁面の粗面(凸凹形状)は機械的、物理的、化学的手法で達成される。機械的手法には所望の部分のみをサンドペーパーや回転砥石で研磨する方法あるいは所望部分以外に保護フィルムを貼り付け、サ

電解めっきでレジストがない部分に銅めっきを形成し、レジスト剝離して、第3図5のような層間接続用金属柱を形成する。ついで液状ポリイミドを塗布後硬化する方法又はBステージポリイミドフィルムをラミネート後硬化する方法によりポリイミド層6を設けた後、ポリイミドを機械的、物理的、化学的に平坦化し、層間接続金属柱5を第4図のように表面に露出させる。次に第5図7に示すような配線導体を形成する。形成法としては

① ポリイミド層および露出した層間接続金属柱表面に真空抵抗加熱蒸着法、電子ビーム蒸着法、スパッタ法、無電解めっき法、あるいはこれらと電気めっき法との併用で配線導体を堆積し、その後配線となる箇所にレジストパターンを設けて不要な導体をエッチングする方法、あるいは

② ポリイミド層および露出した層間接続金属柱表面に真空抵抗加熱蒸着法、電子ビーム蒸着法、スパッタ法、無電解めっき法等により配線導体を堆積し、その後配線とならない箇所にレジストパ

ターンを設けて、無電解めっき又は電気めっきで配線導体を厚付けした後、レジストを剥離して不要部分の導体をエッチングする方法がある。

このような配線導体材料としては望ましくは銅であるが、クロム、ニッケル、金などを併用してもよい。この後第3図～第5図の工程を必要回数繰り返して、第6図に示す多層化構造とした後、最終的に製品となる部分をガラス基板から剥離して、第7図に示す片面銅箔ポリイミド多層配線基板8を得る。この片面銅箔ポリイミド多層配線基板8はガラス基板1の両側に同時に形成してもよい。その後片面銅箔ポリイミド多層配線基板8をプリブreg 9を介して、電源層接地層をあらかじめ形成した回路形成済み銅箔積層板10を第8図のように配置し、加熱加圧することにより積層体を得る。

プリブreg 9には、ガラス布、ケブラー布、クォーツ布にポリエステル樹脂、エポキシ樹脂、ポリイミド樹脂を含浸させ、Bステージ状態まで硬化させたものを使用することができ、また、B

金を順次、あるいは銅はんだを順次、あるいははんだを無電解めっきまたは電気めっきで堆積し、レジスト剥離後、不要の銅めっき層をエッチングする方法を用いてもよい。

#### (発明の効果)

本発明に於ては保持基板にガラス基板あるいは表面がガラス質で形成された基板を用いるため、300～400℃の高温熱処理を行っても保持基板上に形成した銅が、ガラス中へ拡散せず、ガラスと銅の適度な密着性が製造工程中保持され、保持基板上に形成した多層配線基板を容易に剥離することができる。

更に、保持基板として、ガラス質基板のみであると、多層配線形成時、特にポリイミド等の絶縁樹脂を硬化する際、表面平滑なガラス質基板と銅の密着力が低いため、樹脂の硬化収縮応力等で、銅層がガラス基板端部から剥れ、後工程に使用できない傾向があるが、本発明に於ては、表面が平滑かつガラス質である保持基板の最終的に製品とならない保持基板側壁や保持基板外周部が粗面

ステージポリイミドフィルムであってもよい。回路形成済み銅箔積層板10には前述したプリブreg 9の材料を用いた積層板、あるいはメタルコア銅箔積層板でもよい。この際メタルの材質としては銅、銅合金、アルミ、アルミ合金、鉄、鉄合金またはこれらをクラッド化したものでもよい。更にコア材質として、セラミック基板、はうろう基板等の無材質基板でも良い。そして第9図のように必要な箇所にドリル等でスルーホール11を形成し、無電解めっきまたは無電解めっきと電気めっきの併用でスルーホール内と積層体表面に銅めっき層を形成した後、必要な箇所にレジストパターンを形成して不要部分の銅をエッチングすることにより第9図に示す印刷配線板が得られる。

また、スルーホール11を形成した後、スルーホール内と積層体表面に無電解めっきまたは無電解めっきと電気めっきの併用で銅めっき層を形成した後、最終的に導体を必要としない箇所にレジストパターンを形成し、レジストパターンがない部分に銅、ニッケル、金を順次あるいはニッケル、

(凸凹形状)を有しているため、その上に形成される銅層との接触面積増大やアンカー効果により密着力が増大しこのため、多層配線形成中でのポリイミドの硬化収縮応力等による、保持基板端部からの銅層の剥離はなくなる。多層配線形成後は、保持基板表面が平滑である部分、例えば最終的に製品となる部分の銅層を含む多層基板を外形カッティングすれば、容易に保持基板より多層基板を剥離することができる。

#### 4. 図面の簡単な説明

第1図～第9図は本発明による配線板の製造工程を示す断面図である。

##### 符号の説明

- 1 : ガラス基板
- 2 : 平滑面
- 3 : 凸凹面 (粗面)
- 4 : 銅 層
- 5 : 層間接続金属柱
- 6 : ポリイミド
- 7 : 配線導体

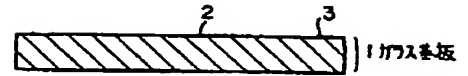
8 : 片面銅箔ポリイミド多層配線基板

9 : プリプレグ

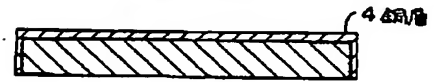
10 : スルーホールめっき

11 : スルーホール

代理人 弁理士 廣 越 章



第 1 図



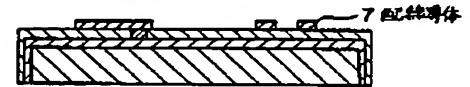
第 2 図



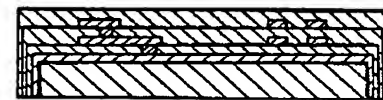
第 3 図



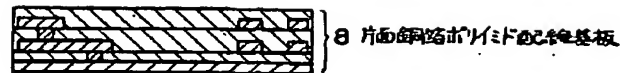
第 4 図



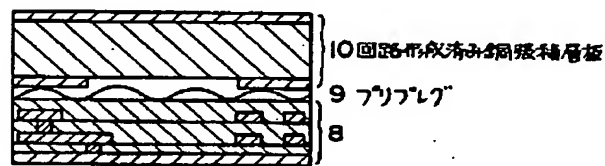
第 5 図



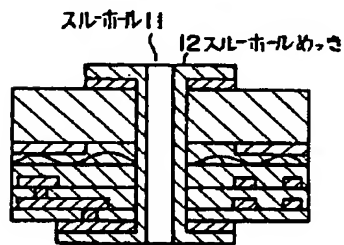
第 6 図



第 7 図



第 8 図



第 9 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**